

FLASH 的基本知识

一、Flash 历史

NOR 和 NAND 是现在市场上两种主要的非易失闪存技术。Intel 于 1988 年首先开发出 NOR flash 技术，彻底改变了原先由 EPROM 和 EEPROM 一统天下的局面。紧接着，1989 年，东芝公司发表了 NAND flash 结构，强调降低每比特的成本，更高的性能，并且象磁盘一样可以通过接口轻松升级。

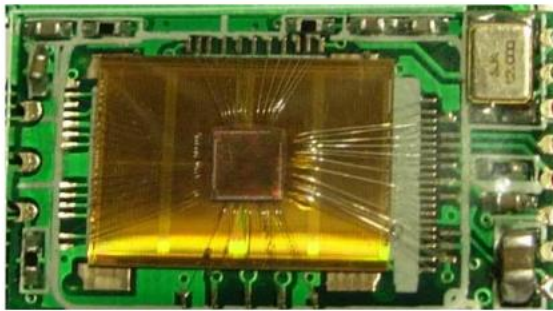
Product Samples:

SD Card:

Printer board:

Cob Die Stack:

Flash Disk:



MP3:

MP4:

二、Flash 的性能

1、性能比较

flash 闪存是非易失存储器，可以对称为块的存储器单元块进行擦写和再编程。任何 flash 器件的写入操作只能在空或已擦除的单元内进行，所以大多数情况下，在进行写入操作之前必须先执行擦除。NAND 器件执行擦除操作是十分简单的，而 NOR 则要求在进行擦除前先将目标块内所有的位都写为 0。

由于擦除 NOR 器件时是以 64~128KB 的块进行的，执行一个写入/擦除操作的时间为 5s，与此相反，擦除 NAND 器件是以 8~32KB 的块进行的，执行相同的操作最多只需要 4ms。

执行擦除时块尺寸的不同进一步拉大了 NOR 和 NAND 之间的性能差距，统计表明，对于给定的一套写入操作(尤其是更新小文件时)，更多的擦除操作必须在基于 NOR 的单元中进行。这样，当选择存储解决方案时，设计师必须权衡以下的各项因素。

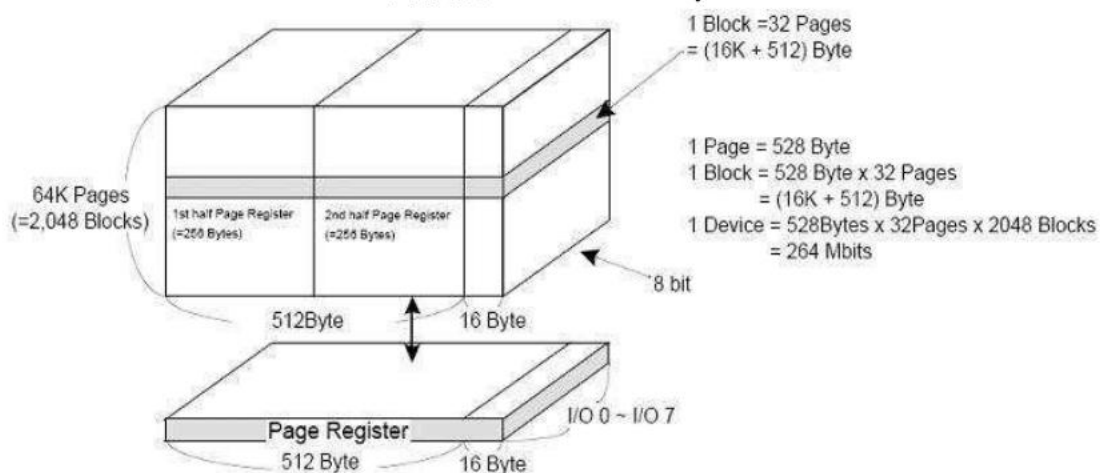
- NAND 的写入速度比 NOR 快很多。
- NOR 的读速度比 NAND 稍快一些。
- NAND 的 4ms 擦除速度远比 NOR 的 5s 快。
- 大多数写入操作需要先进行擦除操作。
- NAND 的擦除单元更小，相应的擦除电路更少。

2、接口差别

NOR flash 带有 SRAM 接口，有足够的地址引脚来寻址，可以很容易地存取其内部的每一个字节。

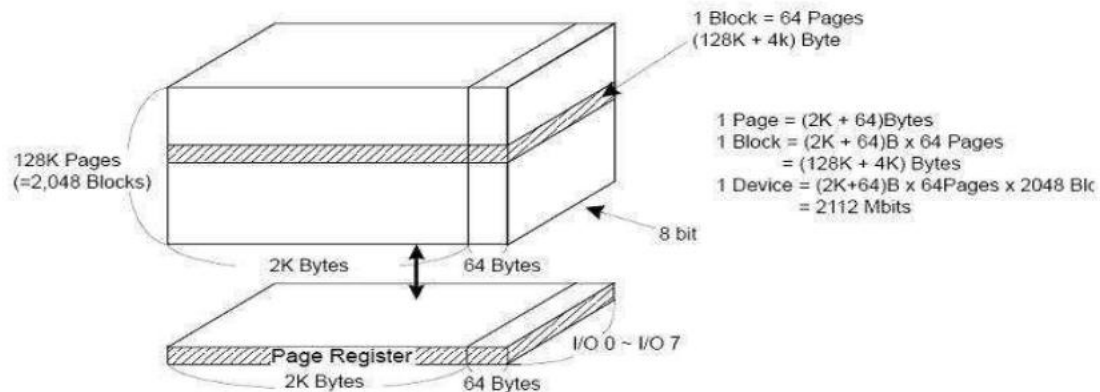
NAND 器件使用复杂的 I/O 口来串行地存取数据，各个产品或厂商的方法可能各不

小块类型 (512Mbit=64Mbyte)



	I/O 0	I/O 1	I/O 2	I/O 3	I/O 4	I/O 5	I/O 6	I/O 7	
1st Cycle	A ₀	A ₁	A ₂	A ₃	A ₄	A ₅	A ₆	A ₇	Column Address
2nd Cycle	A ₉	A ₁₀	A ₁₁	A ₁₂	A ₁₃	A ₁₄	A ₁₅	A ₁₆	Row Address (Page Address)
3rd Cycle	A ₁₇	A ₁₈	A ₁₉	A ₂₀	A ₂₁	A ₂₂	A ₂₃	A ₂₄	

大块类型



	I/O 0	I/O 1	I/O 2	I/O 3	I/O 4	I/O 5	I/O 6	I/O 7	
1st Cycle	A ₀	A ₁	A ₂	A ₃	A ₄	A ₅	A ₆	A ₇	Column Address
2nd Cycle	A ₈	A ₉	A ₁₀	A ₁₁	*L	*L	*L	*L	Column Address
3rd Cycle	A ₁₂	A ₁₃	A ₁₄	A ₁₅	A ₁₆	A ₁₇	A ₁₈	A ₁₉	Row Address
4th Cycle	A ₂₀	A ₂₁	A ₂₂	A ₂₃	A ₂₄	A ₂₅	A ₂₆	A ₂₇	Row Address
5th Cycle	A ₂₈	*L	*L	*L	*L	*L	*L	*L	Row Address

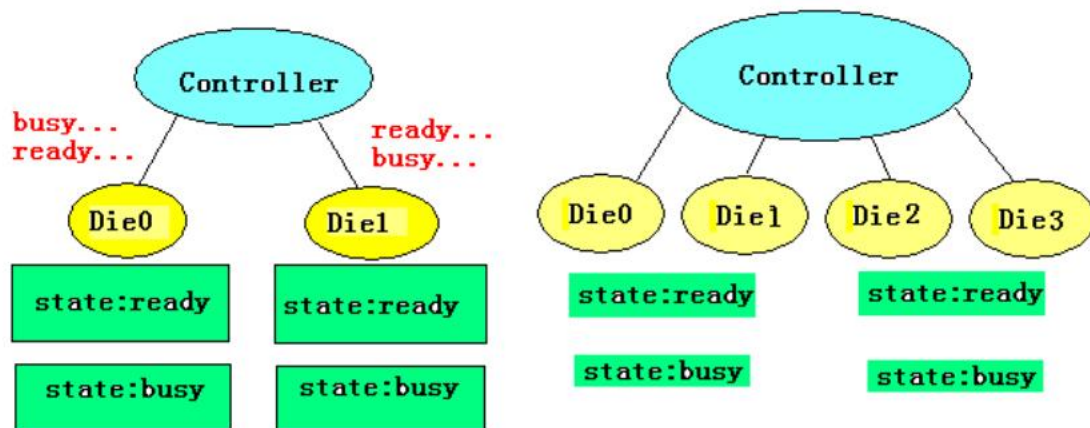
- Nand flash 以页为单位读写数据，而以块为单位擦除数据。按照这样的组织方式可以形成所谓的三类地址： --Block Address -- Page Address --Column Address(即为页内偏移地址).对于 NAND Flash 来讲,地址和命令只能在 I/O[7:0]上传递,数据宽度是 8 位。

四、Interleave 架构解说

4.1 什么是 Interleave ?

- Controller 连接两个或两个以上的 Die。
- 当 Controller 命令第一个 Die 执 工作后, 需等待第一个 Die 执 工作完毕, 即马上命令第二个 Die 执 工作。此 为称为 Interleave。
- Interleave 架构上, 每组 Flash 的 Data bus 及 Controller bus 是相连的。

Die and CE



4.2 Interleave 种类

■ Internal Interleave

^ 一个包装拥有两个或以上的 Die 就可能拥有 Internal interleave 功能

■ External Interleave

Controller 连接两个 同的 CE 及 RBY 而组成 Internal 功能

4.3 Flash TSOP 封装解说

Flash 以 Die 为一个个体，其封装如下

一个 Die，一个 CE，一个 RBY (Mono)

二个 Die，二个 CE，二个 RBY

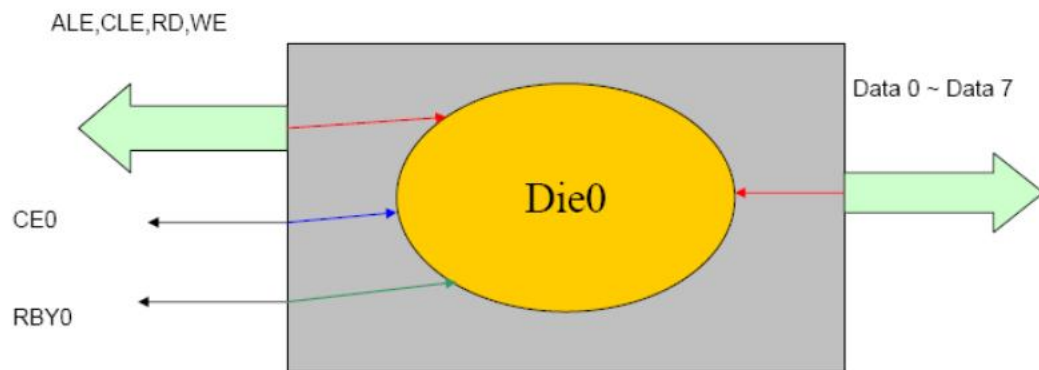
二个 Die，一个 CE，一个 RBY (DDP)

四个 Die，二个 CE，二个 RBY (QDP)

八个 Die，四个 CE，四个 RBY (DSP)

■ Mono Die Packet

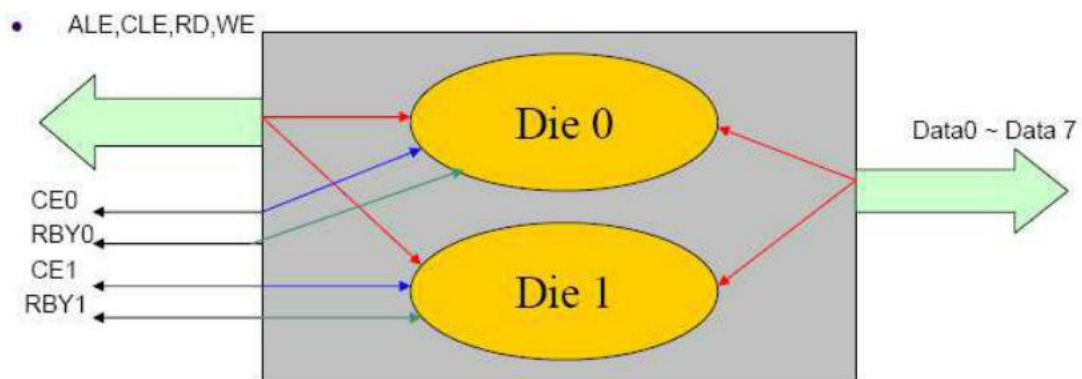
- 一個Die，一個CE，一個RBY



■ K9F, K9G

■ ?? Die Packet

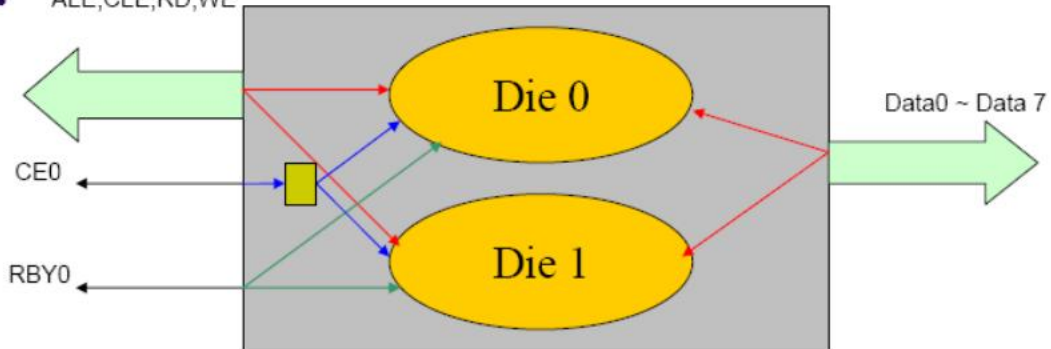
- 二個Die，二個CE，二個RBY



■ DDP Packet

- 二個Die，一個CE，一個RBY

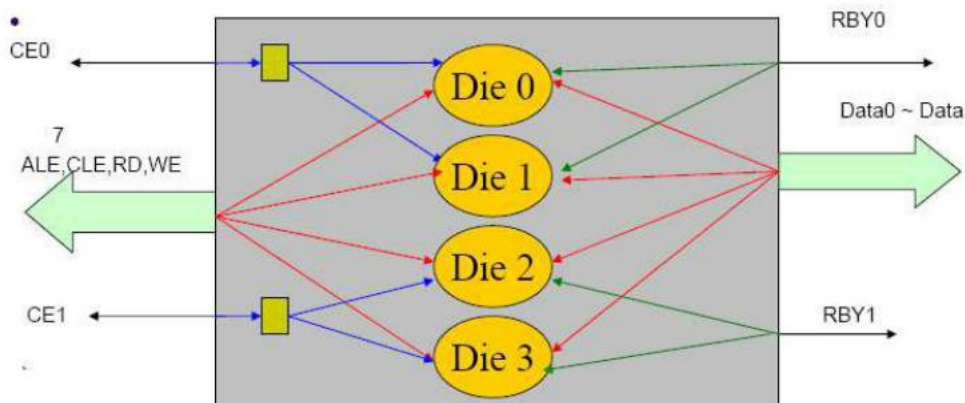
- ALE,CLE,RD,WE



■ K9K, K9G

■ QDP Packet

- 四個Die，二個CE，二個RBY

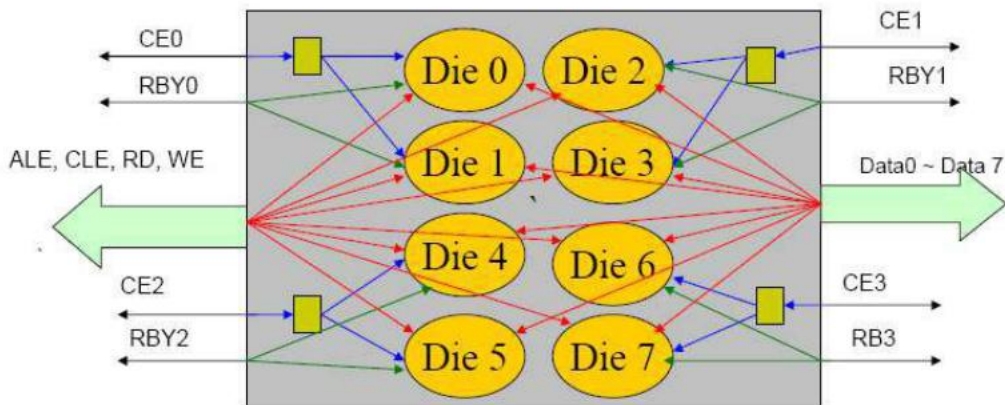


■ K9W, K9H

■ DSP Packet



- 八個Die，四個CE，四個RBY



■ K9N, K9M

Mono Die (1 Die, 1 CE, 1 RBY)

512MB (K9F4G08U0M)

?? (2 Die, 2CE, 2 RBY)

DDP (2 Die, 1 CE, 1 RBY)

1GB (K9K8G08U0M)

QDP (4 Die, 2 CE, 2 RBY)

2GB (K9WAG08U1M)

DSP (8 Die, 4 CE, 4 RBY)

4GB (K9NBG08U5M)

五、 FLASH 使用的关注点

5.1 读取速度

目的：了解闪存盘的读速度。

5.2 写速度

目的：了解闪存盘的写速度。

5.3 快速插拔

目的：了解闪存盘的电源部分的充放电时间。如果闪存盘电源部分的电路设计有问题，电容的放电时间会比较长，大约 5 秒左右，这样用户在拔除闪存盘后，必须等待 5 秒钟以上才能再次使用闪存盘。属于电路设计或控制芯片的设计问题

5.4 大文件比较

目的：在进行大文件拷贝时的工作状况。

5.5 疲劳工作

目的：闪存盘的稳定性。

5.6 容量标称

目的：了解闪存盘的实际容量与标称容量的差距，实际容量不应小于标称容量的 90%。

5.7 重启动（热启动、冷启动）

目的：闪存盘在重新启动后的工作情况。

5.8 休眠状态

目的：闪存盘当计算机从休眠状态唤醒时的工作状态。

5.9 待机状态

目的：闪存盘当计算机从待机状态唤醒时的工作状态。

5.10 文件传输

目的：闪存盘实际写文件速度。（主要使用 FC-TEST 工具）

5.11 Vista Readyboost

目的：产品对 Vista Readyboost 的满足情况。

5.12 主机兼容性

目的：闪存盘与计算机系统的兼容性。

六、认识 DOWNGRADE FLASH

DOWNGRADE DIE 封装后的产品就是 Downgrade flash。DOWNGRADE DIE 也因内部坏块的多少分为 A、B、C、D 不同等级，就是说同是 DOWNGRADE DIE 有的可能由于坏块太多即使降级也无法使用。据切割厂提供的信息表明就是在 DOWNGRADE DIE 中可利用的也仅占 50%左右的比例，并且这 50%的比例还不可能在同一个容量范围内。其实，严格来讲 DOWNGRADE DIE 并不属于合格品，其可靠性、稳定性与 GOOD DIE 相差甚远，即使是利用也仅是选择 DOWNGRADE DIE 的 A 级品使用在 U 盘上（对于<设计容量 1/2 的产品，可靠性难以保证）

七、认识 Bad Block

1、Bad Block 的产生

大容量 FLASH 允许出现个别 Bad Block

原因：所有 flash 器件都受位交换现象的困扰。在某些情况下(很少见，NAND 发生的次数要比 NOR 多)，一个比特位会发生反转或被报告反转了（用更形象的比喻来说，就好像用笔在纸上不断的写，然后用橡皮擦再擦除，到最后纸就花或破损了，破损的部份就相当于 Bad Block）

一位的变化可能不很明显，但是如果发生在一个关键文件上，这个小小的故障可能导致系统停机。如果只是报告有问题，多读几次就可能解决了。

当然，如果这个位真的改变了，就必须采用错误探测/错误更正(EDC/ECC)算法。位反转的问题更多见于 NAND 闪存，NAND 的供应商建议使用 NAND 闪存的时候，同时使用 EDC/ECC 算法。

这个问题对于用 NAND 存储多媒体信息时倒不是致命的。当然，如果用本地存储设备来存储操作系统、配置文件或其他敏感信息时，必须使用 EDC/ECC 系统以确保可靠性。

2、Bad Block 处理

NAND 器件中的坏块是随机分布的。FLASH 厂商以前也曾有过消除坏块的努力，但发现成品率太低，代价太高，根本不划算。

NAND 器件需要对介质进行初始化扫描以发现坏块，并将坏块标记为不可用。在产品生产时，软件会通过算法对该些坏块标记为不可用，因此在使用时不会存在系统停机问题。如在使用过程中出现 bad block，系统本身预留一定的 good block 会释放出来并替代 bad block，因此在使用时也不会造成系统停机。